

文章编号: 2095-2163(2019)02-0051-03

中图分类号: TP391.44

文献标志码: A

# 基于 PLC 的 RS 编解码器设计与实现

曾 鹏<sup>1</sup>, 张志宇<sup>2</sup>, 邓建晖<sup>1</sup>

(1 深圳大学, 广东 深圳 518000; 2 深圳市力合微电子股份有限公司, 广东 深圳 518000)

**摘 要:** RS(Reed-Solomon)编码广泛运用于通信和存储系统中,为保证电力线通信中的数据稳定可靠,文章研究了 RS(255, 239)的算法原理,给出了每一步骤的关键公式,并对编解码进行了功能仿真。仿真结果表明编码器设计正确,解码器最大纠错能力为 8。

**关键词:** RS 编解码; Berlekamp Massey 算法; 钱搜索

## Design and realization of RS encoder and decoder based on PLC

ZENG Peng<sup>1</sup>, ZHANG Zhiyu<sup>2</sup>, DENG Jianhui<sup>1</sup>

(1 Shenzhen University, Shenzhen Guangdong 518000, China;

2 Leaguer Micro Electronics Corp., Shenzhen Guangdong 518000, China)

**【Abstract】** Reed-Solomon code is widely used in the communication and data storage systems. This paper introduces the method of encoding and decoding to improve the reliability in Power Line Communication. The key equation of every step would be given. RTL simulation shows that the maximum correction byte of decoder is 8.

**【Key words】** RS codec; Berlekamp Massey algorithm; Chien search

## 0 引 言

电力线通信(Power Line Communication, PLC)技术是以电力线为传输媒介,通过载波方式将数字或模拟信号进行数据的传输。为保证数据传输的稳定可靠,欧洲的 PRIME 联盟在窄带 G3-PLC 协议和宽带 PLC 协议中增加了 RS(255, 239)全码<sup>[1]</sup>。本文研究了 RS(255, 239)的编解码原理,用 Verilog 语言研发设计,利用 Modelsim10.1 进行仿真并给出功能仿真结果,结果表明该编解码器符合预期功能。

## 1 RS 编码器

### 1.1 RS 编码算法

RS 码是具有很强纠错能力的多进制 BCH 码,能够纠正多个随机错误<sup>[2]</sup>。RS 码用生成多项式  $g(x)$  的根描述,参与编码的全部元素都在伽罗华域  $GF(2^8)$  上。

RS(255, 239)的本原多项式  $P(x) = x^8 + x^4 + x^3 + x^2 + 1$ ,生成多项式:  $g(x) = x^{16} + 118x^{15} + 52x^{14} + 103x^{13} + 31x^{12} + 104x^{11} + 126x^{10} + 187x^9 + 232x^8 + 17x^7 + 56x^6 + 183x^5 + 49x^4 + 100x^3 + 81x^2 + 44x + 79$ 。

RS(255, 239)编码算法分 3 步,具体如下:

(1) 将消息多项式  $u(X)$  乘  $X^{16}$  得  $m(x) = m_{238}x^{254} + m_{237}x^{253} + \dots + m_0x^{16}$ 。

(2) 用  $m(x)$  除以  $g(x)$  得到余式  $r(x) = r_{15}x^{15} + r_{14}x^{14} + \dots + r_1x^1 + r_0$ 。

(3) 生成码字  $C(x) = m(x) + r(x) = c_{254}x^{254} + c_{253}x^{253} + \dots + c_1x^1 + c_0$ 。

### 1.2 RS 编码器仿真结果

图 1 中,clk 表示时钟,data 拉高表示信息有效,enable 拉高表示编码有效,  $x$  表示参与编码的信息,  $y$  表示编码后的信息,参与编码的数据为 1, 2, ..., 238, 239, 编码后信息位保持不变,校验位为 37, 133, ..., 79, 148。



图 1 RS(255, 239) 编码器仿真结果

Fig. 1 Simulation result of RS(255, 239) encoder

## 2 RS 解码器

### 2.1 RS 解码算法

RS 解码器系统结构如图 2 所示,可以分为 5 步,具体如下:

(1) 由接收到的数据计算伴随式  $S(x)$ 。

作者简介: 曾 鹏(1992-),男,硕士研究生,主要研究方向:数字集成电路设计; 张志宇(1978-),男,硕士,力合微总工程师,主要研究方向:数字集成电路设计; 邓建晖(1960-),男,博士,教授,主要研究方向:VLSI 设计,机器人与智能嵌入式系统。

(2) 由伴随式  $S(x)$  计算错误位置多项式  $\sigma(x)$  和错误求值多项式  $\omega(x)$ 。

(3) 由错误位置多项式找出错误位置  $x_i$ 。

(4) 由错误位置多项式  $\sigma(x)$  和错误求值多项式  $\omega(x)$  计算各个错误位置  $x_i$  的错误值  $Y_i$ 。

(5) 得到错误位置  $x_i$  和该位置的错误值  $Y_i$  后, 与接收的数据进行异或得到正确的数据信息, 将校验码去除后发送到下级模块。

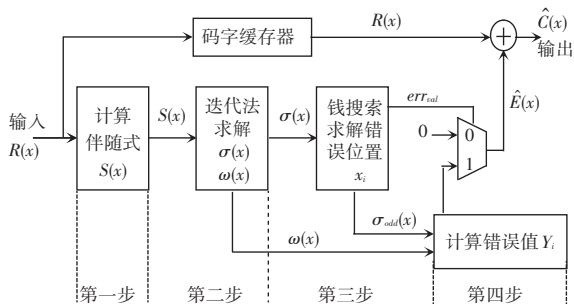


图2 RS 解码器系统结构图

Fig. 2 System architecture of RS decoder

## 2.2 求解伴随式 $S(x)$

伴随式  $S(x)$  的系数  $s_i$  计算公式为<sup>[3]</sup>:

$$s_i = (((((r_{254}\alpha^i + r_{253})\alpha^i + r_{252})\alpha^i + r_{251})\alpha^i + \dots + r_2)\alpha^i + r_1)\alpha^i + r_0. \quad (1)$$

由式(1)可知计算每个伴随式系数  $s_i$  只需要一个域乘法器、一个域加法器和一个寄存器, 关键路径延时由一个域乘法器和一个域加法器组成。

## 2.3 Berlekamp Massey 算法求解 $\sigma(s)$ 和 $\omega(x)$

求解错误位置多项式  $\sigma(x)$  和错误求值多项式  $\omega(x)$  采用 Berlekamp Massey 算法, 算法流程详见如下<sup>[4]</sup>。

(1) 初始化:

$$\sigma^{(0)}(x) = 1 \quad B^{(0)}(x) = 1 \quad l^{(0)} = 0 \quad k = 0$$

(2) 下面的步骤依次进行循环迭代, 直到  $k = 16$ 。研究可得对应的数学公式表述如下:

$$\Delta^{(k+1)} = \sum_{j=0}^{l^{(k)}} \sigma_j^{(k)} S_{k-j}, \quad (2)$$

$$\sigma^{(k+1)}(x) = \sigma^{(k)}(x) - \Delta^{(k+1)} B^{(k)}(x)x, \quad (3)$$

$$B^{(k+1)}(x) = \begin{cases} xB^{(k)}(x), & \Delta^{(k+1)} = 0 \text{ 或 } 2l^{(k)} > k, \\ \sigma^{(k)}(x)/\Delta^{(k+1)}, & \Delta^{(k+1)} \neq 0 \text{ 且 } 2l^{(k)} \leq k. \end{cases} \quad (4)$$

$$l^{(k+1)} = \begin{cases} l^{(k)}, & \Delta^{(k+1)} = 0 \text{ 或 } 2l^{(k)} > k, \\ k+1-l^{(k)}, & \Delta^{(k+1)} \neq 0 \text{ 或 } 2l^{(k)} \leq k. \end{cases} \quad (5)$$

$$k = k + 1$$

## 2.4 钱搜索求解错误位置 $x_i$

设接收码字  $R(x) = r_{n-1}x^{n-1} + r_{n-2}x^{n-2} + \dots + r_1x + r_0$ , 要判断  $r_{n-l}$  是否有错, 只要检验  $\sigma_1\alpha^l + \sigma_2(\alpha^l)^2 + \dots + \sigma_v(\alpha^l)^v = -1$  ( $v \leq 8$ ) 是否成立即可, 结果为  $-1$  说明  $r_{n-l}$  有错, 否则无错<sup>[5]</sup>。

## 2.5 Forney 算法求解错误值 $Y$

错误值  $Y_i$  的计算公式为<sup>[6]</sup>:

$$Y_i = \frac{\omega(x_i^{-1})}{\sigma_{\text{odd}}(x_i^{-1})}. \quad (6)$$

其中,  $x_i^{-1}$  为错误位置多项式  $\sigma(x)$  的根,  $\sigma_{\text{odd}}(x_i^{-1})$  为错误位置多项式奇数项之和, 因此该项可以在钱搜索求解错误位置的同时一并得出。

## 3 RS 解码器仿真结果

### 3.1 求解伴随式仿真结果

图3是求解伴随式仿真结果, 编码完成后, 在接收的第1、2、3、10、11、12、13、14个信息处添加噪声 noise, 信息添加噪声信号后, 解码器收到的码字为 11、22、29、4、5、...、9、99、79、148,  $y_0 \sim y_{15}$  存储  $s_1 \sim s_{16}$  的值, 最终在 enable 信号拉低的时候计算出了伴随式 105、19、4、...、100、98、129。



图3 求解伴随式仿真结果

Fig. 3 Simulation result of calculate syndrome

### 3.2 Berlekamp Massey 算法仿真结果

Berlekamp Massey 算法仿真结果如图4所示。将伴随式  $s_1, s_2, \dots, s_{15}, s_{16}$  输入 Berlekamp Massey 算法模块, 开始迭代时 count 为 0, 每次 phase0 产生一个脉冲, 进行一次数据更新, 最终在 count 为 15 且 phase0 为 1 的时候计算出了错误位置多项式  $\sigma(x)$  和错误求值多项式  $\omega(x)$ , 可将其分别写作如下数学形式:

$$\sigma(x) = 1 + 226x + 99x^2 + 245x^3 + 193x^4 + 156x^5 + 108x^6 + 217x^7 + 87x^8$$

$$\omega(x) = 1 + 139x + 226x^2 + 9x^3 + 167x^4 + 104x^5 + 214x^6 + 193x^7 + 98x^8$$

此外, 算法最后还给出了  $\sigma(x)$  的最高次幂 exp\_max, 为检错做准备。

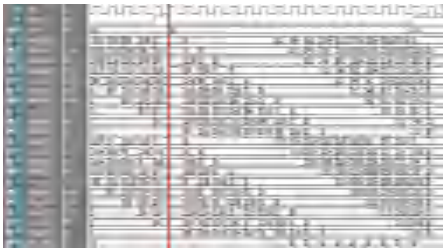


图4 Berlekamp Massey 算法仿真结果

Fig. 4 Simulation result of Berlekamp Massey algorithm

### 3.3 钱搜索仿真结果

利用钱搜索对错误位置多项式  $\sigma(x)$  进行验根,结果见图5。`chien_search` 拉高表示开始验根,拉低表示结束验根,当求解出  $\sigma(x)$  的根时,拉高 `val_err`,可以观察到钱搜索成功地确定了错误值的位置为1、2、3、10、11、12、13、14,在钱搜索的同时计算出了式(6)的分母  $\sigma_{odd}(x_i^{-1})$  并确定了错误个数 `cnt_val`,将 `cnt_val` 的值和 Berlekamp Massey 的输出值 `exp_max` 做比较,若两者相等就说明错误数在纠错能力范围内,则解码器进行纠错;若两者不相等,则错误数超过纠错能力范围,不进行纠错并给出提示。



图5 钱搜索仿真结果

Fig. 5 Simulation result of Chien search

### 3.4 求解错误值和纠错仿真结果

当 `chien_search` 信号拉高,也就是开始钱搜索时,激活码字缓存器的读使能信号 `rdreq`,将码字 `q`

从缓存器中读出,同时将错误值 `err` 与其做异或运算,得到解码后的输出 `rs_out`,其仿真结果如图6所示。可以观察到,经过解码后,被噪声干扰的数据已经恢复,当解码结束后,即产生 `chien_end` 脉冲。



图6 求解错误值和纠错仿真结果

Fig. 6 Simulation result of error value solution and error correction

## 4 结束语

本文阐述了RS(255,239)编解码器的算法原理并用Verilog运行实现,利用Modelsim10.1进行编解码器的功能仿真,结果表明该编解码器设计正确,最大纠错能力为8。

## 参考文献

- [1] 晋亚州. 应用于电力线载波通信系统的RS编译码器关键技术研究[D]. 北京:北京工业大学,2017.
- [2] 王新梅,肖国镇. 纠错码—原理与方法[M]. 西安:西安电子科技大学出版社,2001.
- [3] 刘延海. RS编解码在信道纠错中的应用[D]. 西安:西安电子科技大学,2012.
- [4] 季君. 基于ME算法的RS译码器的设计和FPGA实现[D]. 苏州:苏州大学,2008.
- [5] 张宗橙. 纠错编码原理和应用[M]. 北京:电子工业出版社,2003.
- [6] 顾艳丽,周洪敏. 基于FPGA的高速RS编解码器设计与实现[J]. 信息技术,2008(6):48-50.

(上接第50页)

## 6 结束语

本文提出高速动车组门控系统结构,设计了MVB门控系统的通讯结构,全面分析了门控器内部通讯结构及报文数据。通过研究MVB现场总线,并结合门控系统功能,设计出适用于动车组门控器的MVB控制器,这就为提升国内动车组门控系统的设计运行性能提供了研究基础,实际上在提高其它工业控制系统可靠性方面也具有一定的应用参考价值。

## 参考文献

- [1] 倪文波,王雪梅. 高速列车网络与控制技术[M]. 成都:西南交通大学出版社,2008.
- [2] IEC61375-2-6. Electronic railway equipment—train communication network[S]. Brussels:CENELEC Management Center, 2018.
- [3] MORENO J C, LAIOYA E, NAVARRO J. A link-layer slave

device design of the MVB-TCN bus(IEC 61375 and IEEE 1473-T)[J]. IEEE Transactions on Vehicular Technology, 2007, 57(6): 3457-3468.

- [4] 宁滨,刘朝英. 中国轨道交通列车运行控制技术及应用[J]. 铁道学报,2017,39(2):1-9.
- [5] 蒋静雯,陈文翔,罗小平. 基于TCN的高速列车网络门控子系统的设计[J]. 控制工程,2014,21(3):268-272.
- [6] 朱书娟,徐刚,张卫,等. 高速动车组车门控制系统研究[J]. 机床与液压,2014,42(10):158-161.
- [7] JIMENEZ J, MARTIN J L, BIDARTE U, et al. Design of a master device for the multifunction vehicle bus[J]. IEEE Transactions on Vehicular Technology, 2007, 56(6): 3695-3708.
- [8] 何彭. 基于STM32的无刷直流电机控制系统研究[D]. 武汉:武汉理工大学,2015.
- [9] 朱广超. MVB总线管理器通信网卡的研制[J]. 铁道机车车辆,2017,37(6):11-16,88.
- [10] 李振伟. 基于PC104总线的MVB主卡设计与实现[D]. 大连:大连理工大学,2005.
- [11] 仇俊伟,何衍,韦巍. 一种列车通信网络网关数据帧处理的优化方法[J]. 工业控制计算机,2014,27(9):11-14.